

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-045844

(43)Date of publication of application : 14.02.1997

(51)Int.Cl.

H01L 23/50

(21)Application number : 07-194383

(71)Applicant : SUMITOMO KINZOKU ELECTRO
DEVICE:KK

(22)Date of filing :

31.07.1995

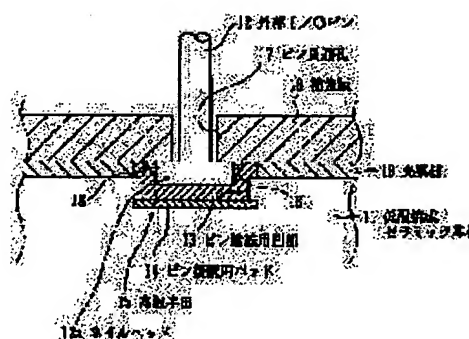
(72)Inventor : OBA AKIRA

(54) JOINTED STRUCTURE OF LOW-TEMPERATURE FIRING CERAMIC BOARD WITH EXTERNAL I/O PIN AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance a pin-erecting strength to a low-temperature firing ceramic board.

SOLUTION: Prior to soldering of an external I/O pin 12, the pin 12 is inserted in a pin through hole 17 formed on a ceramic reinforcing plate 16 and a nail head 12a of the pin 12 is secured to the plate 16 with a pin attaching material 18, such as a high-temperature solder or an Ag brazing metal. On the other hand, the high-temperature solder 15 is printed on a pin connection pad 14 on the bottom of a pin connection recess part 13 formed in a low-temperature firing ceramic board 11. A sheet, which is a filler 19, such as an epoxy resin, is inserted between the plate 16 and the board 11 to superpose the plate 16 on the board 11; the head 12a of the pin 12 is heated in a state that it is pressed to the solder 15 on the pad 14 with a constant load and the head 12a is soldered to the pad 14. After this, the head 12a is further heated to fuse and cure the filler 19 and the plate 16 is bonded to the board 11.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51) IntCl.⁹

H 0 1 L 23/50

識別記号

庁内整理番号

F I

H 0 1 L 23/50

技術表示箇所

P

審査請求 未請求 請求項の数2 O L (全 5 頁)

(21) 出願番号 特願平7-194383

(22) 出願日 平成7年(1995)7月31日

(71) 出願人 391039896

株式会社住友金属エレクトロデバイス

山口県美祿市大嶺町東分字岩倉2701番1

(72) 発明者 大庭 章

山口県美祿市大嶺町東分字岩倉2701番1

株式会社住友金属セラミックス内

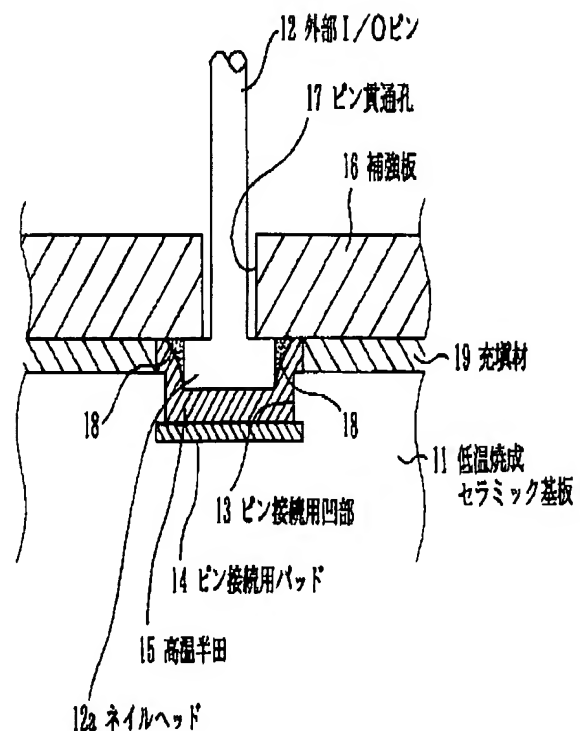
(74) 代理人 弁理士 加古 宗男

(54) 【発明の名称】 低温焼成セラミック基板の外部I/Oピン接合構造及びその製造方法

(57) 【要約】

【課題】 低温焼成セラミック基板に対するピン立て強度を向上させる。

【解決手段】 外部I/Oピン12の半田付けに先だって、外部I/Oピン12をセラミック系の補強板16のピン貫通孔17に挿入し、外部I/Oピン12のネイルヘッド12aを補強板16に高温半田、Agロー等のピン付け材18で固着する。一方、低温焼成セラミック基板11に形成されたピン接続用凹部13底面のピン接続用パッド14上に高温半田15を印刷する。この低温焼成セラミック基板11上にエポキシ系樹脂等の充填材19のシートを挟み込んで上記補強板16を重ね合わせ、一定の荷重で外部I/Oピン12のネイルヘッド12aをピン接続用パッド14上の高温半田15に押し付けた状態で加熱してネイルヘッド12aをピン接続用パッド14に半田付けする。この後、更に加熱して充填材19を溶融・硬化させ、補強板16と低温焼成セラミック基板11とを接合する。



【特許請求の範囲】

【請求項 1】 低温焼成セラミック基板にピン接続用凹部が形成され、このピン接続用凹部の底面に形成されたピン接続用パッドに外部 I/O ピンのネイルヘッドが半田付けされ、

補強板に形成されたピン貫通孔に前記外部 I/O ピンを挿入した状態で前記ネイルヘッドが前記補強板にロー付け又は半田付けされ、

且つ、前記補強板が前記低温焼成セラミック基板に樹脂等の充填材で接着されていることを特徴とする低温焼成セラミック基板の外部 I/O ピン接合構造。

【請求項 2】 請求項 1 に記載の低温焼成セラミック基板の外部 I/O ピン接合構造を製造する方法であって、前記外部 I/O ピンを前記補強板のピン貫通孔に挿入して前記外部 I/O ピンのネイルヘッドを前記補強板にロー付け又は半田付けし、その後、前記外部 I/O ピンのネイルヘッドを前記低温焼成セラミック基板のピン接続用凹部底面のピン接続用パッドに半田付けした後、前記補強板を前記低温焼成セラミック基板に樹脂等の充填材で接着することを特徴とする低温焼成セラミック基板の外部 I/O ピン接合構造の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、低温焼成セラミック基板に外部 I/O ピンを直立して強固に接合するようにした低温焼成セラミック基板の外部 I/O ピン接合構造及びその製造方法に関するものである。

【0002】

【従来の技術】 従来より、セラミック基板として最も多く用いられているアルミナ基板は、誘電率が高く、しかも、1500℃以上の高温で焼成する必要があるため、配線導体材料として Mo、W 等のシート抵抗値の高い高融点金属を使用せざるを得ない。このため、近年の信号処理の高速化の要求に対して、アルミナ基板ではパッケージ設計が困難になりつつある。このような事情から、近年、Ag、Ag-Pd、Au、Cu などの低抵抗導体の使用が可能で誘電率が低い低温焼成セラミック基板の需要が急速に拡大している。

【0003】

【発明が解決しようとする課題】 上述したように、低温焼成セラミック基板は電気的特性が優れている反面、アルミナ基板と比較して強度が弱いため、低温焼成セラミック基板の表面に外部 I/O ピンを立てて PGA (Pin Grid Array) 型のパッケージを作ろうとしても、必要なピン立て強度を確保できない。このため、従来の低温焼成セラミック基板の外部 I/O 端子は、図 4 に示すように、基板端縁部 1 に挟み込んで固定するクリップリード 2 を用いていた。

【0004】 しかし、最近では、低温焼成セラミック基板についても多ピン化等のために PGA 型パッケージの

要求が強まってきており、その要求に応じるために、ピン立て強度を向上させる技術の開発が重要な技術的課題となっている。

【0005】 特開平 3-87052 号公報に記載されたピン接合技術は、ピン立て強度を向上させる技術であり、図 5 に示すように、外部 I/O ピン 3 のネイルヘッド 3a を基板 4 上に形成されたパッド 5 に半田 6 で半田付けすると共に、補強板 7 のピン貫通孔 8 を外部 I/O ピン 3 に挿通し、該補強板 7 を充填樹脂 9 で基板 4 に接着することで、ピン立て強度を向上させるものである。

【0006】 しかし、この構造では、外部 I/O ピン 3 のネイルヘッド 3a とパッド 5 とを接続する半田 6 の盛り上がりにより基板 4 と補強板 7 との間隔が開き過ぎてしまい、これが補強板 7 の接着強度を低下させる原因となる。しかも、補強板 7 と外部 I/O ピン 3 とが充填樹脂 9 で接着されているだけであるので、補強板 7 と外部 I/O ピン 3 との接着強度も不十分になるおそれがあり、上述した事情と相俟って、ピン立て強度が今一步不足していた。

【0007】 本発明はこのような事情を考慮してなされたものであり、従ってその目的は、低温焼成セラミック基板に対するピン立て強度を十分に向上させることができ、PGA 型パッケージ化の要求を満たすことができる低温焼成セラミック基板の外部 I/O ピン接合構造及びその製造方法を提供することにある。

【0008】

【課題を解決するための手段】 上記目的を達成するために、本発明の低温焼成セラミック基板の外部 I/O ピン接合構造は、低温焼成セラミック基板にピン接続用凹部が形成され、このピン接続用凹部の底面に形成されたピン接続用パッドに外部 I/O ピンのネイルヘッドが半田付けされ、補強板に形成されたピン貫通孔に前記外部 I/O ピンを挿入した状態で前記ネイルヘッドが前記補強板にロー付け又は半田付けされ、且つ、前記補強板が前記低温焼成セラミック基板に樹脂等の充填材で接着された構造となっている。

【0009】 このピン接合構造では、低温焼成セラミック基板に形成されたピン接続用凹部の底面にピン接続用パッドが形成されているため、ピン接続用凹部内で外部 I/O ピンのネイルヘッドとピン接続用パッドとの半田付けが可能となり、半田付け強度がピン接続用凹部で高められると共に、ピン接続用凹部の深さ寸法分だけ低温焼成セラミック基板と補強板との間隔が狭められ、両者間の充填材による接着強度が高められる。更に、外部 I/O ピンのネイルヘッドが補強板にロー付け又は半田付けされているので、ネイルヘッドが補強板上にメタライズ層を介して固着され、上述したピン接続用凹部による効果と相俟って、ピン立て強度が十分に高められる。

【0010】 上述した外部 I/O ピン接合構造を製造する場合には、まず、外部 I/O ピンを補強板のピン貫通

孔に挿入して前記外部 I/O ピンのネイルヘッドを補強板にロー付け又は半田付けし、その後、前記外部 I/O ピンのネイルヘッドを前記低温焼成セラミック基板のピン接続用凹部底面のピン接続用パッドに半田付けした後、前記補強板を前記低温焼成セラミック基板に樹脂等の充填材で接着する。

【0011】このように、外部 I/O ピンをピン接続用パッドに半田付けする前に、外部 I/O ピンを補強板のピン貫通孔に挿入すれば、外部 I/O ピンの本数が多い場合でも、全ての外部 I/O ピンをピン貫通孔に容易に且つ確実に挿入できる。

【0012】これに対し、外部 I/O ピンをピン接続用パッドに半田付けした後に、その外部 I/O ピンに補強板のピン貫通孔を挿入する場合には、外部 I/O ピンの本数が増えるほど、半田付け位置の誤差によって外部 I/O ピンの挿入が難しくなり、外部 I/O ピンの曲り等の不良が発生しやすい。これを避けるためには、半田付け位置の誤差を考慮してピン貫通孔の孔径を相当大きくしなければならず、補強板による補強効果が低下してしまう。

【0013】この点、上述した本発明の製造方法によれば、半田付け前に外部 I/O ピンを補強板のピン貫通孔に挿入するので、半田付け位置の誤差を考慮する必要がなく、その分、ピン貫通孔の孔径を小さくして、補強板による補強効果を高めることができる。

【0014】

【発明の実施の形態】以下、本発明の一実施形態を図1乃至図3に基づいて説明する。まず、外部 I/O ピン接合構造を図1に基づいて説明する。低温焼成セラミック基板11は、複数枚のグリーンシートを積層して1000℃以下で焼成したものである。この低温焼成セラミック基板11に用いるセラミック材料としては、1000℃以下で焼成できる低温焼成セラミック材料であれば良く、例えば、 $\text{CaO-SiO}_2\text{-Al}_2\text{O}_3\text{-B}_2\text{O}_3$ 系ガラスと Al_2O_3 よりなる系、 $\text{MgO-SiO}_2\text{-Al}_2\text{O}_3\text{-B}_2\text{O}_3$ 系ガラスと Al_2O_3 よりなる系、 $\text{PbO-SiO}_2\text{-B}_2\text{O}_3$ 系ガラスと Al_2O_3 よりなる系、或は $\text{SiO}_2\text{-B}_2\text{O}_3$ 系ガラスと Al_2O_3 よりなる系、結晶化ガラスよりなる系などがある。この中で最も好ましいのは、 $\text{CaO-SiO}_2\text{-Al}_2\text{O}_3\text{-B}_2\text{O}_3$ 系ガラス粉末と Al_2O_3 粉末との混合物から成る低温焼成セラミック材料であり、その好ましい組成は、 CaO 10～55重量%、 SiO_2 45～70重量%、 Al_2O_3 0～30重量%、 B_2O_3 5～20重量%よりなるガラス粉末50～65重量%と Al_2O_3 粉末50～35重量%である。

【0015】このような組成にすると、焼成過程においてアノサイト若しくはアノサイト+ケイ酸カルシウムの部分結晶化を起こさせて、酸化雰囲気（空気）中で800～1000℃の低温焼成を可能にするだけでな

く、焼成過程における微細パターンのずれを上述した部分結晶化により抑えることができ、ファインパターンの形成が容易である。また、焼成時に30～50℃/分という速いスピードで昇温しても、730～850℃までガラス層が全く軟化せず、収縮もしない多孔質体を維持するため、クラックが入ったり、カーボンがガラス層に封じ込めること無く、バインダーを容易に除去でき、更に、800～1000℃の焼成温度付近で急速に収縮焼結するため、大型の緻密なセラミック基板を短時間で焼成可能である。

【0016】この低温焼成セラミック基板11には、ネイルヘッド型の外部 I/O ピン12を半田付けする位置にピン接続用凹部13が形成されている。このピン接続用凹部13の形成法は、表層側に積層する数枚のグリーンシートにピン接続用凹部13に対応する孔を打ち抜き形成し、これを積層してピン接続用凹部13を形成するものである。このピン接続用凹部13の穴径は、外部 I/O ピン12のネイルヘッド12aが嵌まり込む大きさに設定され、ネイルヘッド12aの外径が例えば0.8mmの場合には、ピン接続用凹部13の穴径を例えば1.3mmに設定すれば良い。

【0017】ピン接続用凹部13の底面には、ピン接続用パッド14がスクリーン印刷により形成されている。このピン接続用パッド14を形成する金属としては、Ag、Pd、Ag-Pd、Au、Pt、Cu等、比較的低融点の電気的特性の良い金属を用いれば良い。そして、このピン接続用パッド14と外部 I/O ピン12のネイルヘッド12aとが高温半田15で半田付けされている。

【0018】一方、補強板16は、例えば低温焼成セラミック、 Al_2O_3 、FR4、ガラスエポキシ等によって形成され、その外形寸法が低温焼成セラミック基板11と同一になっている。この補強板16には、外部 I/O ピン12を挿通するピン貫通孔17が形成されている。このピン貫通孔17の内径は、外部 I/O ピン12の挿入のためのクリアランスを考慮して設定され、外部 I/O ピン12の外径が例えば0.46mmであるとすると、補強板16が Al_2O_3 の場合にはピン貫通孔17の内径を例えば0.66mmに設定すれば良い。そして、外部 I/O ピン12は、補強板16のピン貫通孔17に挿通された状態で、ネイルヘッド12aが補強板16にピン付け材18で固着されている。ピン付け材18としては、例えば高温半田、Agロー等を用いれば良い。更に、補強板16は、エポキシ系樹脂等の充填材19で低温焼成セラミック基板11に接着されている。尚、図1には、1本の外部 I/O ピン12の接合構造しか図示されていないが、1枚の低温焼成セラミック基板11には、多数の外部 I/O ピン12が図1と同様の接合方式で接合されている。

【0019】以上説明した補強板16、ピン付け材1

8、ピン接続用半田15及び充填材19に用いる素材の組み合わせの一例を次の表1に示す。

【0020】

【表1】

	補強板16	ピン付け材18	ピン接続用半田15	充填材19
実施例1	低温焼成セラミック	高温半田	低温半田	エポキシ系樹脂
実施例2	Al_2O_3	Agロー	高温半田	〃
実施例3	FR4	高温半田	低温半田	〃

【0021】次に、製造方法を説明する。まず、図2に示すように、ロー付け治具20に補強板16をセットし、その上方から外部I/Oピン12を補強板16のピン貫通孔17とロー付け治具20のピン貫通孔21に挿入する。このように、ロー付け治具20を用いれば、補強板16のピン貫通孔17の孔径が製造誤差を考慮して多少大きめに作られていても、ロー付け治具20の位置決め精度によって外部I/Oピン12を正確に位置決めすることができる。この後、外部I/Oピン12のネイルヘッド12aを補強板16に高温半田、Agロー等のピン付け材18でメタライズ層を介して固着する。

【0022】一方、低温焼成セラミック基板11のピン接続用凹部13のピン接続用パッド14上に高温半田15を塗布する。そして、この低温焼成セラミック基板11上に充填材19（エポキシ系樹脂）のシートを挟み込んで上記補強板16を重ね合わせ、外部I/Oピン12のネイルヘッド12aをピン接続用パッド14上の高温半田15に押し付けた状態で赤外線炉、熱風炉等で加熱してネイルヘッド12aをピン接続用パッド14に半田付けする。この後、更に加熱して充填材19（エポキシ系樹脂）を溶融・硬化させ、補強板16と低温焼成セラミック基板11とを接着する。

【0023】以上説明した外部I/Oピン12の接合構造によれば、低温焼成セラミック基板11に形成されたピン接続用凹部13の底面にピン接続用パッド14を形成したので、ピン接続用凹部13内で外部I/Oピン12のネイルヘッド12aとピン接続用パッド14との半田付けが可能となり、半田付け強度をピン接続用凹部13によって高めることができる共に、ピン接続用凹部13の深さ寸法分だけ低温焼成セラミック基板11と補強板16との間隔を狭めることができ、両者を充填材19で強固に接着することができる。更に、外部I/Oピン12のネイルヘッド12aを補強板16にロー付け又

は半田付けするようにしたので、ネイルヘッド12aを補強板上にメタライズ層を介して固着することができ、上述したピン接続用凹部13による効果と相俟って、ピン立て強度を十分に高めることができる。

【0024】本発明者らが行った強度試験（補強板16を Al_2O_3 で形成した場合）によれば、図3に示すように補強板16の無いものと比較してピン立て強度を倍増できることが確かめられた。

【0025】ところで、上記製法とは異なり、外部I/Oピン12をピン接続用パッド14に半田付けした後に、その外部I/Oピン12に補強板16のピン貫通孔17を挿入する場合には、外部I/Oピン12の本数が多くなるほど、半田付け位置の誤差によって外部I/Oピン12の挿入が難しくなり、外部I/Oピン12の曲り等の不良が発生しやすい。これを避けるためには、半田付け位置の誤差を考慮してピン貫通孔17の孔径を相当大きくしなければならず、補強板16による補強効果が低下してしまう。

【0026】これに対し、上記実施形態では、外部I/Oピン12をピン接続用パッド14に半田付けする前に、外部I/Oピン12を補強板16のピン貫通孔17に挿入するので、半田付け位置の誤差を考慮する必要がなく、その分、ピン貫通孔17の孔径を小さくすることができ、補強板による補強効果を高めることができると共に、外部I/Oピン12の本数が多い場合でも、全ての外部I/Oピン12をピン貫通孔17に確実に挿入でき、外部I/Oピン12の曲り等の不良を極めて少なくすることができる。

【0027】この場合、補強板16のピン貫通孔17の孔径は、補強板16の材料（つまり製造ばらつき）によって次の表2のように設定すれば良い。

【0028】

【表2】

材料	低温焼成セラミック	Al_2O_3	FR4
ピン貫通孔17の孔径	0.60mm	0.66mm	0.50mm
位置公差	±0.3%	±0.4%	±0.1%

(外部I/Oピン12の外径=0.46mm)

【0029】また、ピン貫通孔 17 の内面をメタライズにすることにより、補強板 16 とピン貫通孔 17 の間隙に半田を充填し、一層接合強度を高めることも可能である。

【0030】

【発明の効果】以上の説明から明らかなように、本発明の低温焼成セラミック基板の外部 I/O ピンの接合構造によれば、低温焼成セラミック基板に、外部 I/O ピンを半田付けするためのピン接続用凹部を形成し、且つ外部 I/O ピンを挿通した補強板に該外部 I/O ピンのネイルヘッドを半田付けすると共に、該補強板を低温焼成セラミック基板に樹脂等の充填材で接着した構造となっているので、低温焼成セラミック基板の強度が弱いという事情があっても、補強板による補強効果を効果的に発揮させることができ、低温焼成セラミック基板に対するピン立て強度を十分に向上させることができ、PGA 型パッケージ化の要求を満たすことができる。

【0031】更に、本発明の製造方法では、外部 I/O ピンをピン接続用パッドに半田付けする前に、外部 I/O ピンを補強板のピン貫通孔に挿入するので、半田付け位置の誤差を考慮する必要がなく、その分、ピン貫通孔

の孔径を小さくすることができて、補強板による補強効果を高めることができると共に、ピン貫通孔への外部 I/O ピンの挿入も容易になり、外部 I/O ピンの曲り等の不良を少なくすることができる。

【図面の簡単な説明】

【図 1】本発明の一実施形態における外部 I/O ピンの接合構造を示す拡大縦断面図である。

【図 2】外部 I/O ピンを補強板のピン貫通孔に挿入する工程を説明する拡大縦断面図である。

【図 3】補強板によるピン立て強度向上の効果を説明する図である。

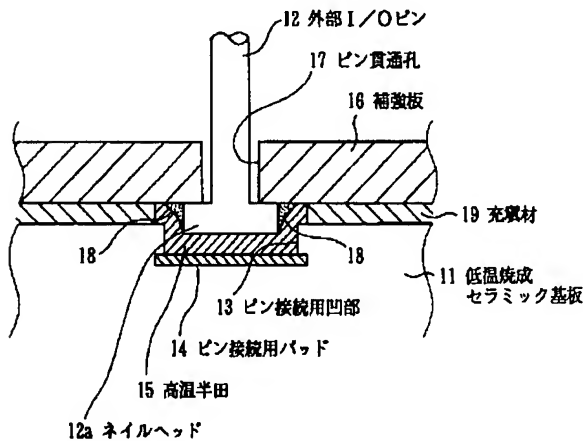
【図 4】従来のクリップリードによる外部端子接合構造を示す拡大縦断面図である。

【図 5】従来の改良された外部 I/O ピンの接合構造を示す拡大縦断面図である。

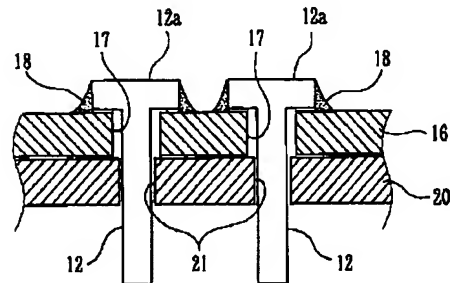
【符号の説明】

11…低温焼成セラミック基板、12…外部 I/O ピン、12a…外部 I/O ピン、13…ピン接続用凹部、14…ピン接続用パッド、15…高温半田、16…補強板、17…ピン貫通孔、18…ピン付け材、19…充填材、20…ロー付け治具。

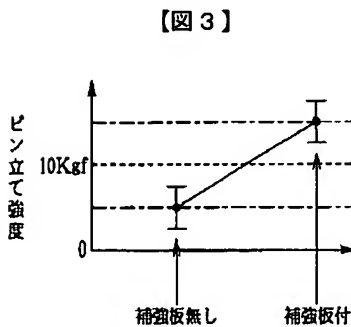
【図 1】



【図 2】



【図 3】



【図 4】

